

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Hayato NAKANISHI

Application No.: 10/615,849

Filed: July 10, 2003

Docket No.: 116506

For: ELECTRO-OPTICAL DEVICE, WIRING SUBSTRATE,
AND ELECTRONIC APPARATUS

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2002-209880, filed July 18, 2002; and

Japanese Patent Application No. 2003-193671, filed July 8, 2003.

In support of this claim, certified copies of said original foreign applications:


 X are filed herewith.

 were filed on in Parent Application No. filed .

 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,


James A. Oliff
Registration No. 27,075

Eric D. Morehouse
Registration No. 38,565

JAO:EDM/gam

Date: August 4, 2003

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

<p>DEPOSIT ACCOUNT USE AUTHORIZATION Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 7月18日
Date of Application:

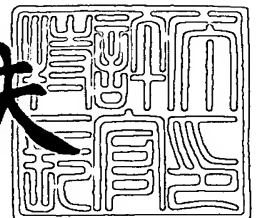
出願番号 特願2002-209880
Application Number:
[ST. 10/C]: [JP 2002-209880]

出願人 セイコーエプソン株式会社
Applicant(s):

2003年 7月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3058176



【書類名】 特許願

【整理番号】 J0093392

【提出日】 平成14年 7月18日

【あて先】 特許庁長官殿

【国際特許分類】 H05B 33/10

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 中西 早人

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100095728

 【弁理士】

 【氏名又は名称】 上柳 雅誉

 【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

 【識別番号】 100107076

 【弁理士】

 【氏名又は名称】 藤網 英吉

【選任した代理人】

 【識別番号】 100107261

 【弁理士】

 【氏名又は名称】 須澤 修

【手数料の表示】

 【予納台帳番号】 013044

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置及び電子機器

【特許請求の範囲】

【請求項 1】 マトリックス状に第 1 電極が配列してなる第 1 電極群と、
前記第 1 電極の上に形成された発光層と、
前記発光層の上に形成された第 2 電極と、
前記第 1 電極に接続され、前記発光層に対して電流を供給する電源配線と、
前記電源配線の総面積より大きく、前記第 2 電極に接続された陰極用配線と
を備えることを特徴とする電気光学装置。

【請求項 2】 前記陰極用配線の線幅が前記電源配線の線幅よりも広く形成されている箇所を含むことを特徴とする請求項 1 記載の電気光学装置。

【請求項 3】 前記陰極用配線は、配線全体に亘って、その線幅が前記電源配線の線幅よりも広く形成されていることを特徴とする請求項 1 記載の電気光学装置。

【請求項 4】 異なる色に発光する発光層が前記第 1 電極と前記第 2 電極との間に挟持された発光素子が複数種類形成されてなり、

前記電源配線は、前記発光素子の種類毎に配線されていることを特徴とする請求項 1 記載の電気光学装置。

【請求項 5】 前記陰極用配線は、その線幅が前記発光素子の種類毎に配線された各々の電源配線の線幅よりも広く形成されていることを特徴とする請求項 4 記載の電気光学装置。

【請求項 6】 前記第 1 電極群によって形成される有効表示領域と、前記有効表示領域の外側に配置され、表示に寄与しないダミー領域とを有し、

前記電源配線及び前記陰極用配線は、前記ダミー領域の周囲に形成されていることを特徴とする請求項 1 から請求項 5 の何れか一項に記載の電気光学装置。

【請求項 7】 前記第 2 電極は、少なくとも前記有効表示領域と前記ダミー領域とを覆うように形成されていることを特徴とする請求項 6 記載の電気光学装置。

【請求項 8】 前記陰極用配線は、その全面に亘って前記第 2 電極と接続さ

れていることを特徴とする請求項 7 記載の電気光学装置。

【請求項 9】 前記第 1 電極に接続されたスイッチング素子と、
前記スイッチング素子を制御する制御信号を供給する制御線とを有し、
前記制御線は、前記電源配線及び陰極用配線に少なくとも 3 方が取り囲まれる
ように配線されていることを特徴とする請求項 6 から請求項 8 の何れか一項に記
載の電気光学装置。

【請求項 10】 前記制御線は、前記スイッチング素子を走査する走査線と
、
画像信号を前記スイッチング素子に供給する信号線と
を含むことを特徴とする請求項 9 記載の電気光学装置。

【請求項 11】 前記発光素子は、正孔注入／輸送層と、有機エレクトロル
ミネッセンス材料からなる発光層とを積層して形成したものであることを特徴と
する請求項 1 から請求項 10 の何れか一項に記載の電気光学装置。

【請求項 12】 請求項 1 から請求項 11 の何れか一項に記載の表示素子を
備えることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置及び電子機器に係り、特に有機エレクトロルミネッセ
ンス材料を備えた電気光学装置及び当該電気光学装置を備える電子機器に関する
。

【0002】

【従来の技術】

近年、画素電極（陽極）及び陰極の間に、有機蛍光材料等の発光材料からなる
発光素子が挟持された構造のカラー電気光学装置、特に発光材料として有機エレ
クトロルミネッセンス（有機 EL）材料を用いた有機 EL 装置の開発が行われて
いる。以下、従来の電気光学装置（有機 EL 装置）について簡単に説明する。

【0003】

図 12 は、従来の電気光学装置の配線構造を示す図である。図 12 に示したよ

うに、従来の電気光学装置は、複数の走査線 901 と、走査線 901 に対して交差する方向に延びる複数の信号線 902 と、信号線 902 に並行して延びる複数の発光用電源配線 903 とがそれぞれ配線され、走査線 901 と信号線 902 との各交点毎に、画素領域 A が設けられている。各信号線 902 は、シフトレジスタ、レベルシフタ、ビデオライン、及びアナログスイッチを備えるデータ側駆動回路 904 に接続されており、各走査線 901 は、シフトレジスタ及びレベルシフタを備える走査側駆動回路 905 に接続されている。

【0004】

また、画素領域 A の各々には、走査線 901 を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ 913 と、このスイッチング薄膜トランジスタ 913 を介して信号線 902 から供給される画像信号を保持する保持容量 C_{ap} と、保持容量 C_{ap} によって保持された画像信号がゲート電極に供給されるカレント薄膜トランジスタ 914 と、このカレント薄膜トランジスタ 914 を介して発光用電源配線 903 に電氣的に接続されたときに発光用電源配線 903 から駆動電流が流れ込む画素電極 911 と、この画素電極 911 と陰極 912 との間に挟み込まれる発光層 910 とが設けられている。陰極 912 は、陰極用電源回路 931 に接続されている。

【0005】

上記の発光層 910 には、赤色に発光する発光層 910R、緑色に発光する発光層 910G、青色に発光する発光層 910B の 3 種の発光層が含まれ、各発光層 910R、910G、910B がストライプ配置されている。そして、カレント薄膜トランジスタ 914 を介して各発光層 910R、910G、910B に接続される発光用電源配線 903R、903G、903B は、それぞれ発光用電源回路 932 に接続されている。各色毎に発光用電源配線が配線されているのは、発光層 910 の駆動電位が各色毎に異なるためである。

【0006】

以上の構成において、走査線 901 に走査信号が供給されてスイッチング薄膜トランジスタ 913 がオン状態になると、そのときに信号線 902 に供給されている画像信号に応じた電荷が保持容量 C_{ap} に保持される。この保持容量 C_{ap}

に保持された電荷の量に応じて、カレント薄膜トランジスタ 914 のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ 914 を介して発光用電源配線 903 R, 903 G, 903 B から画素電極 911 に電流が流れ、更に発光層 910 を介して陰極 912 に駆動電流が流れる。このとき、発光層 910 を流れた電流量に応じた量の発光が発光層 910 から得られる。

【0007】

【発明が解決しようとする課題】

ところで、上述したように、従来の電気光学装置は、赤色に発光する発光層 910 R、緑色に発光する発光層 910 G、及び青色に発光する発光層 910 B 各々に対して個別に発光用電源回路 932 が設けられ、各々異なる発光用電源配線 903 R, 903 G, 903 B を介して駆動電流が供給される。これは、発光層 910 の駆動電位が各色毎に異なるためである。

【0008】

一方、発光層 910 に接続された陰極 912 は、発光層 910 全てに対して共通化されている。これは、陰極 912 が発光層 910 に流れた電流をいわば回収するためのものであり、発光用電源配線 903 のように各色毎に分ける必要がないからである。

【0009】

また、陰極は 912 は、発光用電源配線 903 に対して基準電位を定める部材としても用いられるため、その全体に亘ってほぼ等電位であることが要求される。しかしながら、陰極 912 には全ての発光層 910 R, 910 G, 910 B に流れた電流が流れ込むため、総電流量が発光用電源配線 903 R, 903 G, 903 B に流れる電流量よりも多くなる。

【0010】

このため、陰極 912 に存在する配線抵抗が僅かであっても、その配線抵抗による電圧降下が大きくなり、陰極 912 の位置に応じて電位差が生ずる。この電位差が大きいと定められた電流を画素領域 A に供給することができず、表示むら、コントラストの低下等の正常な画像表示を行えない虞があるという問題があった。

【0011】

本発明は、上記事情に鑑みてなされたものであり、陰極の配線抵抗による電圧降下を低減することにより、画像信号の供給を安定化してコントラスト低下等の画像表示の異常を引き起こすことがない電気光学装置及び、当該電気光学装置を備える電子機器を提供することを目的とする。

【0012】

【課題を解決するための手段】

上記課題を解決するために、本発明の電気光学装置は、マトリックス状に第1電極が配列してなる第1電極群と、前記第1電極の上に形成された発光層と、前記発光層の上に形成された第2電極と、前記第1電極に接続され、前記発光層に対して電流を供給する電源配線と、前記電源配線の総面積より大きく、前記第2電極に接続された陰極用配線とを備えることを特徴としている。

この発明によれば、陰極用配線の総面積を電源配線の面積よりも大として陰極用配線の配線抵抗を小さく設定しているため、電源配線から第1電極を介して発光素子に供給された電流が陰極用配線に流れるときに生ずる電圧降下を小さく抑えることができる。この結果として、画像信号の供給が安定化してコントラスト低下等の画像表示の異常を抑えることができる。

また、本発明の電気光学装置は、前記陰極用配線の線幅が前記電源配線の線幅よりも広く形成されている箇所を含むことを特徴としている。

この発明によれば、陰極用配線の少なくとも一部の線幅が電源配線の線幅よりも広く形成されていることにより、総面積が電源配線よりも大とされているため、電源配線、陰極用配線、及びその他の配線の配置関係に応じて幅広に形成されている箇所を任意に設定することができる。

また、本発明の電気光学装置は、前記陰極用配線が、配線全体に亘って、その線幅が前記電源配線の線幅よりも広く形成されていることを特徴としている。

この発明によれば、陰極用配線の全体に亘って線幅が電源配線の線幅よりも広く形成されているため、陰極用配線の配線抵抗を極力低下させる上で極めて好適である。

また、本発明の電気光学装置は、異なる色に発光する発光層が前記第1電極と

前記第 2 電極との間に挟持された発光素子が複数種類形成されてなり、前記電源配線は、前記発光素子の種類毎に配線されていることを特徴としている。

また、本発明の電気光学装置は、前記陰極用配線が、その線幅が前記発光素子の種類毎に配線された各々の電源配線の線幅よりも広く形成されていることを特徴としている。

これらの発明によれば、複数種類の発光素子が設けられ、発光素子の種類毎に電源配線が配線されていても、陰極用配線はこれらの電源配線各々よりも総面積が大とされているため、各電源配線から発光素子に供給された電流が陰極用電源に流れても陰極用配線内において画像表示の異常をきたす程の電圧降下は生じない。

また、本発明の電気光学装置は、前記第 1 電極群によって形成される有効表示領域と、前記有効表示領域の外側に配置され、表示に寄与しないダミー領域とを有し、前記電源配線及び前記陰極用配線は、前記ダミー領域の周囲に形成されていることを特徴としている。

また、本発明の電気光学装置は、前記第 2 電極が、少なくとも前記有効表示領域と前記ダミー領域とを覆うように形成されていることを特徴としている。

また、本発明の電気光学装置は、前記陰極用配線が、その全面に亘って前記第 2 電極と接続されていることを特徴としている。

この発明によれば、陰極用配線がその全面に亘って第 2 電極と接続されているため、接続部における抵抗を低減することができ、画像表示の異常を防止する上で極めて好適である。

また、本発明の電気光学装置は、前記第 1 電極に接続されたスイッチング素子と、前記スイッチング素子を制御する制御信号を供給する制御線とを有し、前記制御線は、前記電源配線及び陰極用配線に少なくとも 3 方が取り囲まれるように配線されていることを特徴としている。

この発明によれば、スイッチング素子の開閉状態を制御する高周波の制御信号が供給される制御線の少なくとも 3 方が、第 1 電極及び陰極用配線に取り囲まれるように配線されているため、制御信号に混入するノイズを低減することができ、画像表示の異常を防止する上で極めて好適である。

また、本発明の電気光学装置は、前記制御線が、前記スイッチング素子を走査する走査線と、画像信号を前記スイッチング素子に供給する信号線とを含むことを特徴としている。

また、本発明の電気光学装置は、前記発光素子が、正孔注入／輸送層と、有機エレクトロルミネッセンス材料からなる発光層とを積層して形成したものであることを特徴としている。

この発明によれば、発光素子が正孔注入／輸送層と発光層とが積層されてなるものであり、この発光層に対して電位変動の少ない駆動電流を印加し、且つ、陰極用配線内における電圧降下を低減することにより、高輝度で正確な色彩の表示を行うことができる。

また、本発明の電気光学装置は、上記の何れかに記載の電気光学装置を備えることを特徴としている。この電子機器によれば、画像表示を安定に行うことができる。

【0013】

【発明の実施の形態】

以下、図面を参照して本発明の一実施形態による電気光学装置及び電子機器について詳細に説明する。尚、以下の説明で参照する各図は、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。図1は、本発明の一実施形態による電気光学装置の配線構造を模式的に示す図である。

【0014】

図1に示した電気光学装置1は、スイッチング素子として薄膜トランジスタ（Thin Film Transistor）を用いたアクティブマトリクス方式の有機EL装置である。図1に示す本実施形態の電気光学装置1は、複数の走査線101と、走査線101に対して交差する方向に延びる複数の信号線102と、信号線102に並行して延びる複数の発光用電源配線103とがそれぞれ配線されており、走査線101及び信号線102の各交点付近に、画素領域Aが設けられている。尚、上記走査線101及び信号線102は、本発明にいう制御線の一部に相当する。

【0015】

各信号線 102 には、シフトレジスタ、レベルシフタ、ビデオライン、及びアナログスイッチを備えるデータ側駆動回路 104 が接続されている。また、各信号線 102 には、薄膜トランジスタを備える検査回路 106 が接続されている。更に、各走査線 101 には、シフトレジスタ及びレベルシフタを備える走査側駆動回路 105 が接続されている。

【0016】

また、画素領域 A の各々には、スイッチング薄膜トランジスタ 112、保持容量 C_{ap}、カレント薄膜トランジスタ 123、画素電極（第 1 電極）111、発光層 110、及び陰極（第 2 電極）12 とが設けられる。尚、スイッチング薄膜トランジスタ 112 及びカレント薄膜トランジスタ 123 は、本発明にいうスイッチング素子に相当する。スイッチング薄膜トランジスタ 112 は、そのゲート電極に走査線 101 が接続されており、走査線 101 から供給される走査信号に応じて駆動されてオン状態又はオフ状態となる。保持容量 C_{ap} は、スイッチング薄膜トランジスタ 112 を介して信号線 102 から供給される画像信号を保持する。

【0017】

カレント薄膜トランジスタ 123 は、そのゲート電極がスイッチング薄膜トランジスタ 112 及び保持容量 C_{ap} に接続されており、保持容量 C_{ap} によって保持された画像信号がゲート電極に供給される。画素電極 111 は、カレント薄膜トランジスタ 123 に接続されており、カレント薄膜トランジスタ 123 を介して発光用電源配線 103 に電氣的に接続したときに発光用電源配線 103 から駆動電流が流れ込む。発光層 110 は画素電極 111 と陰極 12 との間に挟み込まれている。

【0018】

上記の発光層 110 には、赤色に発光する発光層 110R、緑色に発光する発光層 110G、及び青色に発光する発光層 110B の 3 種の発光層が含まれ、各発光層 110R、110G、110B がストライプ配置されている。そして、カレント薄膜トランジスタ 123 を介して各発光層 110R、110G、110B に接続される発光用電源配線 103R、103G、103B がそれぞれ、発光用

電源回路 132 に接続されている。各色毎に発光用電源配線 103R, 103G, 103B が配線されているのは、発光層 110R, 110G, 110B の駆動電位が各色毎に異なるためである。

【0019】

また、本実施形態の電気光学装置においては、陰極 12 と発光用電源配線 103R, 103G, 103B との間に第 1 の静電容量 C_1 が形成されている。電気光学装置 1 が駆動するとこの第 1 の静電容量 C_1 に電荷が蓄積される。電気光学装置 1 の駆動中に各発光用電源配線 103 を流れる駆動電流の電位が変動した場合には、蓄積された電荷が各発光用電源配線 103 に放電されて駆動電流の電位変動を抑制する。これにより、電気光学装置 1 の画像表示を正常に保つことができる。

【0020】

尚、この電気光学装置 1 においては、走査線 101 から走査信号が供給されてスイッチング薄膜トランジスタ 112 がオン状態になると、そのときの信号線 102 の電位が保持容量 C_{ap} に保持され、保持容量 C_{ap} に保持された電位に応じてカレント薄膜トランジスタ 123 のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ 123 のチャネルを介して、発光用電源配線 103R, 103G, 103B から画素電極 111 に駆動電流が流れ、更に発光層 110R, 110G, 110B を介して陰極 12 に電流が流れる。このとき、発光層 110 を流れた電流量に応じた量の発光が発光層 110 から得られる。

【0021】

次に、本実施形態の電気光学装置 1 の具体的な構成について、図 2 ～図 4 を参照して説明する。図 2 は、本実施形態の電気光学装置の平面模式図であり、図 3 は、図 2 の A-A' 線に沿う断面図であり、図 4 は、図 2 の B-B' 線に沿う断面図である。図 2 に示すように、本実施形態の電気光学装置 1 は、基板 2、不図示の画素電極群領域、発光用電源配線 103 (103R, 103G, 103B)、及び表示画素部 3 (図中一点鎖線の枠内) とから概略構成される。

【0022】

基板 2 は、例えばガラス等からなる透明な基板である。画素電極群領域は、図

1 に示したカレント薄膜トランジスタ 123 に接続された画素電極（図示省略）を基板 2 上にマトリックス状に配置した領域である。発光用電源配線 103（103R, 103G, 103B）は、図 2 に示したように、画素電極群領域の周囲に配置され、各画素電極に接続されている。表示画素部 3 は、少なくとも画素電極群領域上に位置し、平面視略矩形形状である。この表示画素部 3 は、中央部分の実表示領域 4（図中二点鎖線の枠内）と、実表示領域 4（尚、有効表示領域ともいう）の周囲に配置されたダミー領域 5（一点鎖線及び二点鎖線の間の領域）とに区画されている。

【0023】

また、実表示領域 4 の図中両側には、前述の走査線駆動回路 105 が配置されている。この走査線駆動回路 105 はダミー領域 5 の下側（基板 2 側）に位置して設けられている。更に、ダミー領域 5 の下側には、走査線駆動回路 105 に接続される走査線駆動回路用制御信号配線 105a と走査線駆動回路用電源配線 105b とが設けられている。また更に、実表示領域 4 の図中上側には、前述の検査回路 106 が配置されている。この検査回路 106 はダミー領域 5 の下側（基板側 2）に位置して設けられており、この検査回路 106 により、製造途中や出荷時の電気光学装置の品質、欠陥の検査を行うことができる。

【0024】

図 2 に示すように、発光用電源配線 103R, 103G, 103B は、ダミー領域 5 の周囲に配設されている。各発光用電源配線 103R, 103G, 103B は、基板 2 の図 2 中下側から走査線駆動回路用制御信号配線 105b に沿って図 2 中上方に延在し、走査線駆動回路用電源配線 105b が途切れた位置から折曲してダミー領域 5 の外側に沿って延在し、実表示領域 4 内にある図示略の画素電極に接続されている。また、基板 2 には、陰極 12 に接続される陰極用配線 12a が形成されている。この陰極用配線 12a は、発光用電源配線 103R, 103G, 103B を囲むように平面視略コ字状に形成されている。

【0025】

このように、陰極用配線 12a 及び発光用電源配線 103R, 103G, 103B により、実表示領域 4 及びダミー領域 5 が、いわば囲まれるように形成され

ており、上述した実表示領域 4 内には、図 1 に示した走査線 101 が複数配列され、走査線 101 と交差する方向に延びるように信号線 102 が、配列されている。つまり、走査線 101 及び信号線 102 は、基板 2 上において陰極用配線 12a 及び発光用電源配線 103R, 103G, 103B により 3 方向が取り込まれるように配線されている。

【0026】

ここで、本発明の特徴的な構成に相当する発光用電源配線 103R, 103G, 103B 及び陰極用配線 12a について説明する。図 1 に示すように、発光用電源配線 103R, 103G, 103B から発光層 110 に供給された電流は、全て陰極 12 (陰極用配線 12a) に流れ込む。このため、特に配線幅が制限される陰極用配線 12a の配線抵抗があると電圧降下が大になり、陰極用配線 12a の位置に応じて電位が変化し、コントラスト低下等の画像表示の異常を引き起こす。

【0027】

かかる不具合を防止すべく、本実施形態では、陰極用配線 12a の総面積が発光用電源配線 103R, 103G, 103B 各々の面積よりも大となるように形成されている。配線抵抗を極力低減するためには、陰極用配線 12a が大面積であることが好ましい。しかしながら、図 2 に示すように、基板 2 上には種々の配線が配されるため、陰極用配線 12a の面積はある程度制限される。

【0028】

そこで、発光用電源配線 103R, 103G, 103B 及び陰極用配線 12a の長さ方向における単位長さ当たりの抵抗率が等しいと仮定して、陰極用配線 12a の少なくとも一部において、線幅を発光用電源配線 103R, 103G, 103B の線幅よりも広くすることにより、陰極用配線 12a の総面積が発光用電源配線 103R, 103G, 103B 各々の面積よりも大となるように設計している。図 2 に示した例では、陰極用配線 12a の全体に亘って、その線幅を発光用電源配線 103R, 103G, 103B 各々の線幅よりも広くしている。

【0029】

ここで、仮に発光用電源配線 103R, 103G, 103B に印加される電圧

値が同一であり、発光用電源配線 103R, 103G, 103B の線幅も同一であって各々に同一の電流が流れ、しかも発光層 110 全ての電気的特性が同一であると仮定する。このときに、陰極用配線 12a には発光用電源配線 103R, 103G, 103B、ひいては発光層 110 に流れる電流を加算した電流が流れる。従って、陰極用配線 12a における電圧降下を発光用電源配線 103R, 103G, 103B での電圧降下と同程度にするためには、陰極用配線 12a の線幅を発光用電源配線 103R, 103G, 103B 各々の線幅を加算した線幅よりも広くすればよいと考えられる。

【0030】

しかしながら、本実施形態の電気光学装置では、発光層 110 各々の特性が各色毎に異なり、しかも発光用電源配線 103R, 103G, 103B に印加する電圧値も各色毎に異なり、流れる電流もそれぞれ異なってくる。このため、本実施形態では、陰極用配線 12a の線幅を、最も高い電圧が印加され、最も多くの電流が流れる（換言すると、電圧降下が最も大きい）発光用電源配線の線幅よりも太くすれば良い。この発光用電源配線以外の配線は、より低い電圧が印加され、流れる電流も少なくなるため、線幅はより細く形成される。

【0031】

この結果、本実施形態では、陰極用配線 12a の線幅が、発光用電源配線 103R, 103G, 103B 各々の線幅よりも広く形成される。このように発光用電源配線 103R, 103G, 103B と陰極用配線 12a が設定される。尚、図 2 に示した例では、陰極用配線 12a の全体に亘って、その線幅を発光用電源配線 103R, 103G, 103B よりも広く形成しているが、配線の配置に応じて少なくとも一部が発光用電源配線 103R, 103G, 103B よりも広くされていれば良い。

【0032】

また、図 2 に示したように、基板 2 の一端には、ポリイミドテープ 130 が貼り付けられ、このポリイミドテープ 130 上に制御用 IC 131 が実装されている。この制御用 IC 131 には、図 1 に示したデータ側駆動回路 104、陰極用電源回路 131、及び発光用電源回路 132 が内蔵されている。

【0033】

次に、図3及び図4に示すように、基板2上には回路部11が形成され、この回路部11上に表示画素部3が形成されている。また、基板2には、表示画素部3を環状に囲む封止材13が形成されており、更に表示画素部3上に封止基板14が備えられている。封止基板14は、封止材13を介して基板2に接合されており、ガラス、金属、又は樹脂等からなるものである。この封止基板14の裏側には、吸着剤15が貼付され、表示画素部3と封止基板14との間の空間に混入した水又は酸素を吸収できるようになっている。尚、吸着剤15に代えてゲッター剤を用いても良い。また、封止材13は、例えば熱硬化樹脂又は紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

【0034】

回路部11の中央部分には、画素電極群領域11aが設けられている。この画素電極群領域11aには、カレント薄膜トランジスタ123と、カレント薄膜トランジスタ123に接続された画素電極111が備えられている。カレント薄膜トランジスタ123は、基板2上に積層された下地保護層281、第2層間絶縁層283、及び第1層間絶縁層284に埋め込まれて形成され、画素電極111は、第1層間絶縁層284上に形成されている。カレント薄膜トランジスタ123に接続され、第2層間絶縁層283上に形成された電極の一方（ソース電極）には、発光用電源配線103（103R，103G，103B）が接続されている。尚、回路部11には、前述した保持容量Cap及びスイッチング薄膜トランジスタ112も形成されているが、図3及び図4ではこれらの図示を省略している。更に、図3及び図4においては、信号線102の図示を省略している。更に、図4においては、スイッチング薄膜トランジスタ112及びカレント薄膜トランジスタ123の図示を省略している。

【0035】

次に、図3において、画素電極群領域11aの図中両側には、前述の走査線駆動回路105が設けられている。また、図4において、画素電極群領域11aの図中左側には、前述の検査回路106が設けられている。走査線駆動回路105

には、シフトレジスタに含まれるインバータを構成するNチャネル型又はPチャネル型の薄膜トランジスタ105cが備えられ、この薄膜トランジスタ105cは、画素電極111に接続されていない点を除いて上記のカレント薄膜トランジスタ123と同様の構造とされている。また、検査回路106にも同様に、薄膜トランジスタ106aが備えられ、この薄膜トランジスタ106aも、画素電極111に接続されていない点を除いてカレント薄膜トランジスタ123と同様の構造とされている。

【0036】

また、図3に示すように、走査線駆動回路105の図中外側の下地保護層281上には、走査線回路用制御信号配線105aが形成されている。更に、走査線回路用制御信号配線105aの外側の第2層間絶縁層283上には、走査線回路用電源配線105bが形成されている。更に、図4に示すように、検査回路106の図中左側の下地保護層281上には、検査回路用制御信号配線106bが形成されている。また更に、検査回路用制御信号配線106bの左側の第2層間絶縁層283上には、検査回路用電源配線106cが形成されている。また、走査線回路用電源配線105bの外側には、発光用電源配線103が形成されている。この発光用電源配線103は、2つの配線からなる二重配線構造を採用しており、前述したように表示画素部3の外側に配置されている。二重配線構造を採用することで配線抵抗を軽減できる。

【0037】

例えば、図3中左側にある赤色用の発光用電源配線103Rは、下地保護層281上に形成された第1配線103R₁と、第2層間絶縁層283を介して第1配線103R₁上に形成された第2配線103R₂とから構成されている。第1配線103R₁及び第2配線103R₂は、図2に示すように第2層間絶縁層283を貫通するコンタクトホール103R₃により接続されている。このように、第1配線103R₁は、陰極用配線12aと同じ階層位置に形成されており、第1配線103R₁と陰極用配線12aとの間は第2層間絶縁層283が配置されている。また、図3及び図4に示す通り、陰極用配線12aはコンタクトホールを介して第2層間絶縁層283上に形成された陰極用配線12bと電氣的に接続さ

れおり、いわば陰極用配線 12a も二重配線構造になっている。よって、第 2 配線 103R₂は、陰極用配線 12b と同じ階層位置に形成されており、第 1 配線 103R₂と陰極用配線 12b との間は第 1 層間絶縁層 284 が配置されている。このような構造をとることで、第 1 配線 103R₁と陰極用配線 12a との間、及び、第 2 配線 103R₂と陰極用配線 12b との間に第 2 の静電容量 C₂が形成されている。

【0038】

同様に、図 3 の右側にある青色及び緑色用の発光用電源配線 103G, 103B も二重配線構造を採用しており、それぞれ下地保護層 281 上に形成された第 1 配線 103G₁, 103B₁と、第 2 層間絶縁層 283 上に形成された第 2 配線 103G₂, 103B₂とから構成され、第 1 配線 103G₁, 103B₁及び第 2 配線 103G₂, 103B₂は、図 2 及び図 3 に示すように第 2 層間絶縁層 283 を貫通するコンタクトホール 103G₃, 103B₃により接続されている。そして、青色の第 1 配線 103B₁と陰極用配線 12a の間、及び、青色の第 2 配線 103B₂と陰極用配線 12b との間に第 2 の静電容量 C₂が形成されている。

【0039】

第 1 配線 103R₁と第 2 配線 103R₂との間隔は、例えば、0.6～1.0 μm の範囲が好ましい。間隔が 0.6 μm 未満であると、信号線 102 及び走査線 101 のような異なる電位を有するソースメタルとゲートメタルとの間の寄生容量が増えるため好ましくない。例えば、実表時領域 4 内においては、ソースメタルとゲートメタルとが交差する箇所が多く存在し、かかる箇所の寄生容量が多いと画像信号の時間遅延を引き起こす虞がある。その結果として、定められた期間内に画像信号を画素電極 111 に書き込む事ができないため、コントラストの低下を引き起こす。第 1 配線 103R₁及び第 2 配線 103R₂に挟まれる第 2 層間絶縁層 283 の材質は、例えば SiO₂等が好ましいが、1.0 μm 以上形成すると SiO₂の応力により基板 2 が割れる恐れが生じる。

【0040】

尚、図 4 に示したように、発光用電源配線 103 は二重配線構造とされているが、本発明にいう発光用電源配線 103 の面積とは、二重配線構造の一方の各々

(例えば、電源用配線 103R₂, 電源用配線 103G₂, 電源用配線 103B₂) の面積をいう。

【0041】

また、各発光用電源配線 103R の上側には、表示画素部 3 から延出した陰極 12 が形成されている。これにより、各発光用電源配線 103R の第 2 配線 103R₂が、第 1 層間絶縁層 284 を挟んで陰極 12 と対向配置され、これにより第 2 配線 103R₂と陰極 12 との間に前述の第 1 の静電容量 C₁が形成される。

【0042】

ここで、第 2 配線 103R₂と陰極 12 との間隔は、例えば、0.6 ~ 1.0 μm の範囲が好ましい。間隔が 0.6 μm 未満だと、画素電極及びソースメタルのような異なる電位を有する画素電極とソースメタルとの間の寄生容量が増える為、ソースメタルを用いている信号線の配線遅延が生じる。その結果、定められた期間内に画像信号を書き込む事ができない為、コントラストの低下を引き起こす。第 2 配線 103R₂と陰極 12 に挟まれる第 1 層間絶縁層 284 の材質は、例えば SiO₂ やアクリル樹脂等が好ましい。しかしながら、SiO₂ を 1.0 μm 以上形成すると応力により基板 2 が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0 μm 程度まで形成することができるが、水を含むと膨張する性質があるため、その上に形成する画素電極を割る恐れがある。

【0043】

このように、本実施形態の電気光学装置 1 は、発光用電源配線 103 と陰極 12 との間に第 1 の静電容量 C₁ が設けられるので、発光用電源配線 103 を流れる駆動電流の電位が変動した場合に第 1 の静電容量 C₁ に蓄積された電荷が発光用電源配線 103 に供給され、駆動電流の電位不足分がこの電荷により補われて電位変動を抑制することができ、電気光学装置 1 の画像表示を正常に保つことができる。特に、発光用電源配線 103 と陰極 12 とが表示画素部 3 の外側で対向しているので、発光用電源配線 103 と陰極 12 との間隔を小さくして第 1 の静電容量 C₁ に蓄積される電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。更に、発光用電源配線 103 が第 1 配線及び第 2 配線からなる二重配線構造を有し、第 1 配線と陰極用配線

との間に第2の静電容量 C_2 が設けられているので、第2の静電容量 C_2 に蓄積された電荷も発光用電源配線103に供給されるため、電位変動をより抑制することができ、電気光学装置1の画像表示をより正常に保つことができる。

【0044】

ここで、カレント薄膜トランジスタ123を含む回路部11の構造を詳細に説明する。図5は、画素電極群領域11aの要部を示す断面図である。図5に示すように、基板2の表面には、 SiO_2 を主体とする下地保護層281が積層され、この下地保護層281上には島状のシリコン層241が形成されている。また、シリコン層241及び下地保護層281は、 SiO_2 及び／又は SiN を主体とするゲート絶縁層282により被覆されている。そして、シリコン層241上には、ゲート絶縁層282を介してゲート電極242が形成されている。

【0045】

尚、図5においては、カレント薄膜トランジスタ123の断面構造を示しているが、スイッチング薄膜トランジスタ112も同様の構造である。また、ゲート電極242及びゲート絶縁層282は、 SiO_2 を主体とする第2層間絶縁層283によって被覆されている。尚、本明細書において、「主体」とする成分とは最も含有率の高い成分のことをいうものとする。

【0046】

次に、シリコン層241のうち、ゲート絶縁層282を介してゲート電極242と対向する領域がチャネル領域241aとされている。また、シリコン層241のうち、チャネル領域241aの図中左側には低濃度ソース領域241b及び高濃度ソース領域241Sが設けられる。チャネル領域241aの図中右側には低濃度ドレイン領域241c及び高濃度ドレイン領域241Dが設けられており、いわゆるLDD (Light Doped Drain) 構造が形成されている。カレント薄膜トランジスタ123は、このシリコン層241を主体として構成されている。

【0047】

高濃度ソース領域241Sは、ゲート絶縁層282と第2層間絶縁層283とに互って開孔するコンタクトホール244を介して、第2層間絶縁層283上に形成されたソース電極243に接続されている。このソース電極243は、上述

した信号線 102 の一部として構成される。一方、高濃度ドレイン領域 241D は、ゲート絶縁層 282 と第 2 層間絶縁層 283 とに互って開孔するコンタクトホール 245 を介して、ソース電極 243 と同一層に形成されたドレイン電極 244 に接続されている。

【0048】

ソース電極 243 及びドレイン電極 244 が形成された第 2 層間絶縁層 283 上に第 1 層間絶縁層 284 が形成されている。そして、ITO 等からなる透明な画素電極 111 が、この第 1 層間絶縁層 284 上に形成されるとともに、第 1 層間絶縁層 284 に設けられたコンタクトホール 111a を介してドレイン電極 244 に接続されている。即ち、画素電極 111 は、ドレイン電極 244 を介して、シリコン層 241 の高濃度ドレイン電極 241D に接続されている。尚、図 3 に示すように、画素電極 111 は実表示領域 4 に対応する位置に形成されているが、実表示領域 4 の周囲に形成されたダミー領域 5 には、画素電極 111 と同じ形態のダミー画素電極 111' が設けられる。このダミー画素電極 111' は、高濃度ドレイン電極 241D に接続されない点を除き、画素電極 111 と同一の形態である。

【0049】

次に、表示画素部 3 の実画素領域 4 には、発光層 110 及びバンク部（バンク）122 が形成されている。発光層 110 は図 3～図 5 に示すように、画素電極 111 上の各々に積層されている。また、バンク部 122 は、各画素電極 111 及び各発光層 110 の間に備えられており、各発光層 110 を区画している。バンク部 122 は、基板 2 側に位置する無機物バンク層 122a と基板 2 から離れて位置する有機物バンク層 122b とが積層されて構成されている。尚、無機物バンク層 122a と有機物バンク層 122b との間に遮光層を配置してもよい。

【0050】

無機物、有機物バンク層 122a, 122b は、画素電極 111 の周縁部上に乗上げるまで延出形成されており、また無機物バンク層 122a は、有機物バンク層 122b よりも画素電極 111 の中央側に延出形成されている。また、無機物バンク層 122a は、例えば、SiO₂、TiO₂、SiN 等の無機材料からな

ることが好ましい。また無機物バンク層 122a の膜厚は、50～200 nm の範囲が好ましく、特に 150 nm がよい。膜厚が 50 nm 未満では、無機物バンク層 122a が後述する正孔注入／輸送層より薄くなり、正孔注入／輸送層の平坦性を確保できなくなるので好ましくない。また膜厚が 200 nm を越えると、無機物バンク層 122a による段差が大きくなって、正孔注入／輸送層上に積層する後述の発光層の平坦性を確保できなくなるので好ましくない。

【0051】

更に、有機物バンク層 122b は、アクリル樹脂、ポリイミド樹脂等の通常のレジストから形成されている。この有機物バンク層 122b の厚さは、0.1～3.5 μm の範囲が好ましく、特に 2 μm 程度がよい。厚さが 0.1 μm 未満では、後述する正孔注入／輸送層及び発光層の合計厚より有機物バンク層 122b が薄くなり、発光層が上部開口部から溢れるおそれがあるので好ましくない。また、厚さが 3.5 μm を越えると、上部開口部による段差が大きくなり、有機物バンク層 122b 上に形成する陰極 12 のステップカバレッジを確保できなくなるので好ましくない。また、有機物バンク層 122b の厚さを 2 μm 以上にすれば、陰極 12 と画素電極 111 との絶縁を高めることができる点でより好ましい。このようにして、発光層 110 は、バンク部 122 より薄く形成されている。

【0052】

また、バンク部 122 の周辺には、親液性を示す領域と、撥液性を示す領域が形成されている。親液性を示す領域は、無機物バンク層 122a 及び画素電極 111 であり、これらの領域には、酸素を反応ガスとするプラズマ処理によって水酸基等の親液基が導入されている。また、撥液性を示す領域は、有機物バンク層 122b であり、4 フッ化メタンを反応ガスとするプラズマ処理によってフッ素等の撥液基が導入されている。

【0053】

次に、図 5 に示すように、発光層 110 は、画素電極 111 上に積層された正孔注入／輸送層 110a 上に積層されている。尚、本明細書では、発光層 110 及び正孔注入／輸送層 110a を含む構成を機能層といい、画素電極 111、機能層、及び陰極 12 含む構成を発光素子という。正孔注入／輸送層 110a は、

正孔を発光層 110 に注入する機能を有するとともに、正孔を正孔注入／輸送層 110a 内部において輸送する機能を有する。このような正孔注入／輸送層 110a を画素電極 111 と発光層 110 の間に設けることにより、発光層 110 の発光効率、寿命等の素子特性が向上する。また、発光層 110 では、正孔注入／輸送層 110a から注入された正孔と、陰極 12 からの電子とが結合して蛍光を発生させる。発光層 11b は、赤色（R）に発光する赤色発光層、緑色（G）に発光する緑色発光層、及び青色（B）に発光する青色発光層の 3 種類を有し、図 1 及び図 2 に示すように、各発光層がストライプ配置されている。

【0054】

次に、図 3 及び図 4 に示したように、表示画素部 3 のダミー領域 5 には、ダミー発光層 210 及びダミーバンク部 212 が形成されている。ダミーバンク部 212 は、基板 2 側に位置するダミー無機物バンク層 212a と基板 2 から離れて位置するダミー有機物バンク層 212b とが積層されて構成されている。ダミー無機物バンク層 212a は、ダミー画素電極 111' の全面に形成されている。またダミー有機物バンク層 212b は、有機物バンク層 122b と同様に画素電極 111 の間に形成されている。そして、ダミー発光層 210 は、ダミー無機物バンク 212a を介してダミー画素電極 111' 上に形成されている。

【0055】

ダミー無機物バンク層 212a 及びダミー有機物バンク層 211b は、先に説明した無機物、有機物バンク層 122a, 122b と同様の材質、同様の膜厚を有するものである。また、ダミー発光層 210 は、図示略のダミー正孔注入／輸送層上に積層されており、ダミー正孔注入／輸送層及びダミー発光層の材質や膜厚は、前述の正孔注入／輸送層 110a 及び発光層 110 と同様である。従って、上記の発光層 110 と同様に、ダミー発光層 210 はダミーバンク部 212 より薄く形成されている。

【0056】

ダミー領域 5 を実表示領域 4 の周囲に配置することにより、実表示領域 4 の発光層 110 の厚さを均一にすることができ、表示ムラを抑制することができる。即ち、ダミー領域 5 を配置することで、表示素子をインクジェット法によって形

成する場合における吐出した組成物インクの乾燥条件を実表示領域 4 内で一定にすることができ、実表示領域 4 の周縁部で発光層 110 の厚さに偏りが生じる虞がない。

【0057】

次に、陰極 12 は、実表示領域 4 とダミー領域 5 の全面に形成されるとともにダミー領域 5 の外側にある基板 2 上まで延出され、ダミー領域 5 の外側、即ち表示画素部 3 の外側で発光用電源配線 103 と対向配置されている。また陰極 12 の端部が、回路部 11 に形成された陰極用配線 12a の全面に亘って接続されている。陰極 12 は、画素電極 111 の対向電極として発光層 110 に電流を流す役割を果たす。この陰極 12 は、例えば、フッ化リチウムとカルシウムの積層体からなる陰極層 12b と、反射層 12c とが積層されて構成されている。陰極 12 のうち、反射層 12c のみが表示画素部 3 の外側まで延出されている。反射層 12c は、発光層 110 から発した光を基板 2 側に反射させるもので、例えば、Al、Ag、Mg/Ag 積層体等からなることが好ましい。更に、反射層 12b 上に SiO₂、SiN 等からなる酸化防止用の保護層を設けても良い。

【0058】

次に、本実施形態の電気光学装置 1 の製造方法について説明する。図 6～図 9 は、本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。まず、図 6～図 8 を参照して、基板 2 上に回路部 11 を形成する方法について説明する。尚、図 6～図 8 に示す各断面図は、図 2 中の A-A' 線に沿う断面に対応している。また、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物として表される。

【0059】

まず、図 6 (a) に示すように、基板 2 上に、シリコン酸化膜などからなる下地保護層 281 を形成する。次に、ICVD 法、プラズマ CVD 法などを用いてアモルファスシリコン層を形成した後、レーザアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層 501 とする。その後、ポリシリコン層 501 をフォトリソグラフィ法によりパターニングし、図 6 (b) に示すように島状のシリコン層 241、251、261 を形成し、更にシリコン酸化膜からなるゲ

ート絶縁層 282 を形成する。

【0060】

シリコン層 241 は、実表示領域 4 に対応する位置に形成されて画素電極 111 に接続されるカレント薄膜トランジスタ 123（以下、「画素用 TFT」と表記する場合がある）を構成するものであり、シリコン層 251、261 は、走査線駆動回路 105 内の P チャネル型及び N チャネル型の薄膜トランジスタ（以下、「駆動回路用 TFT」と表記する場合がある）をそれぞれ構成するものである。

【0061】

ゲート絶縁層 282 の形成は、プラズマ CVD 法、熱酸化法等により、各シリコン層 241、251、261 及び下地保護層 281 を覆う厚さ約 30 nm ~ 200 nm のシリコン酸化膜を形成することにより行う。ここで、熱酸化法を利用してゲート絶縁層 282 を形成する際には、シリコン層 241、251、261 の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャネルドーピングを行う場合には、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーピング量でボロンイオンを打ち込む。その結果、シリコン層 241、251、261 は、不純物濃度が約 $1 \times 10^{-17} \text{ cm}^{-3}$ の低濃度 P 型のシリコン層となる。

【0062】

次に、図 6（c）に示すように、シリコン層 241、261 の一部にイオン注入選択マスク M_1 を形成し、この状態でリンイオンを約 $1 \times 10^{15} \text{ cm}^{-2}$ のドーピング量でイオン注入する。その結果、イオン注入選択マスク M_1 に対してセルフアライン的に高濃度不純物が導入され、シリコン層 241、261 中に高濃度ソース領域 241S、261S 及び高濃度ドレイン領域 241D、261D が形成される。

【0063】

その後、図 6（d）に示すように、イオン注入選択マスク M_1 を除去した後に、ゲート絶縁層 282 上にドーピングシリコン、シリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜といった厚さ約 200 nm 程度の金属膜を形成し、更にこの金属膜をパターニングすることにより、P チャネル型の駆動回路用 TFT

Tのゲート電極252、画素用TF Tのゲート電極242、Nチャネル型の駆動回路用TF Tのゲート電極262を形成する。また、上記パターニングにより、走査線駆動回路用信号配線105a、発光用電源配線の第1配線103R₁、103G₁、103B₁、陰極用配線12aの一部を同時に形成する。

【0064】

更に、ゲート電極242、252、262をマスクとし、シリコン層241、251、261に対してリンイオンを約 $4 \times 10^{13} \text{ cm}^{-2}$ のドーピング量でイオン注入する。その結果、ゲート電極242、252、262に対してセルフアライン的に低濃度不純物が導入され、図6(d)に示すように、シリコン層241、261中に低濃度ソース領域241b、261b、及び低濃度ドレイン領域241c、261cが形成される。また、シリコン層251中に低濃度不純物領域251S、251Dが形成される。

【0065】

次に、図7(a)に示すように、ゲート電極252の周辺を除く全面にイオン注入選択マスクM₂を形成する。このイオン注入選択マスクM₂を用いて、シリコン層251に対してボロンイオンを約 $1.5 \times 10^{15} \text{ cm}^{-2}$ のドーピング量でイオン注入する。結果として、ゲート電極252もマスクとして機能し、シリコン層252中にセルフアライン的に高濃度不純物がドーピングされる。これにより251S及び251Dがカウンタードーピングされ、P型チャネル型の駆動回路用TF Tのソース領域及びドレイン領域となる。

【0066】

そして、図7(b)に示すように、イオン注入選択マスクM₂を除去した後に、基板2の全面に第2層間絶縁層283を形成し、更にフォトリソグラフィ法により第2層間絶縁層283をパターニングして、各TF Tのソース電極及びドレイン電極並びに陰極用配線12aに対応する位置にコンタクトホール形成用の孔H₁を設ける。次に、図7(c)に示すように、第2層間絶縁層283を覆うように、アルミニウム、クロム、タンタル等の金属からなる厚さ約200nmないし800nm程度の導電層504を形成することにより、先に形成した孔H₁にこれらの金属を埋め込んでコンタクトホールを形成する。更に導電層504上に

パターニング用マスクM₃を形成する。

【0067】

次に、図8（a）に示すように、導電層504をパターニング用マスクM₃によってパターニングし、各TFTのソース電極243、253、263、ドレイン電極244、254、各発光用電源配線の第2配線103R₂、103G₂、103B₂、走査線回路用電源配線105b、及び陰極用配線12aを形成する。上記のように、第1配線103R₁及び103B₁を陰極用配線12aと同じ階層に離間して形成することで、第2の静電容量C₂が形成される。

【0068】

以上の工程が終了すると、図8（b）に示すように、第2層間絶縁層283を覆う第1層間絶縁層284を、例えばアクリル系などの樹脂材料によって形成する。この第1層間絶縁層284は、約1～2μm程度の厚さに形成されることが望ましい。次に、図8（c）に示すように、第1層間絶縁層284のうち、画素用TFTのドレイン電極244に対応する部分をエッチングによって除去してコンタクトホール形成用の孔H₂を形成する。このとき、同時に陰極用配線12a上の第1層間絶縁層284も除去する。このようにして、基板2上に回路部11が形成される。

【0069】

次に、図9を参照して、回路部11上に表示画素部3を形成することにより電気光学装置1を得る手順について説明する。図9に示す断面図は、図2中のA-A'線に沿う断面に対応している。まず、図9（a）に示すように、基板2の全面を覆うようにITO等の透明電極材料からなる薄膜を形成し、この薄膜をパターニングすることにより、第1層間絶縁層284に設けた孔H₂を埋めてコンタクトホール111aを形成するとともに、画素電極111及びダミー画素電極111'を形成する。画素電極111は、カレント薄膜トランジスタ123の形成部分のみに形成され、コンタクトホール111aを介してカレント薄膜トランジスタ123（スイッチング素子）に接続される。尚、ダミー電極111'は島状に配置される。

【0070】

次に、図9（b）に示すように、第1層間絶縁層284、画素電極111、及びダミー画素電極111'上に無機物バンク層122a及びダミー無機物バンク層212aを形成する。無機物バンク層122aは、画素電極111の一部が開口する態様にて形成し、ダミー無機物バンク層212aはダミー画素電極111'を完全に覆うように形成する。無機物バンク層122a及びダミー無機物バンク層212aは、例えばCVD法、TEOS法、スパッタ法、蒸着法等によって第1層間絶縁層284及び画素電極111の全面にSiO₂、TiO₂、SiN等の無機物膜を形成した後に、当該無機物膜をパターンニングすることにより形成する。

【0071】

更に、図9（b）に示すように、無機物バンク層122a及びダミー無機物バンク層212a上に、有機物バンク層122b及びダミー有機物バンク層212bを形成する。有機物バンク層122bは、無機物バンク層122aを介して画素電極111の一部が開口する態様にて形成し、ダミー有機物バンク層212bはダミー無機物バンク層212aの一部が開口する態様にて形成する。このようにして、第1層間絶縁層284上にバンク部122を形成する。

【0072】

続いて、バンク部122の表面に、親液性を示す領域と、撥液性を示す領域を形成する。本実施形態においてはプラズマ処理工程により、各領域を形成するものとしている。具体的に、このプラズマ処理工程は、画素電極111、無機物バンク層122a、及びダミー無機物バンク層212aを親液性にする親液化工程と、有機物バンク層122b及びダミー有機物バンク層212bを撥液性にする撥液化工程とを少なくとも有している。

【0073】

即ち、バンク部122を所定温度（例えば70～80℃程度）に加熱し、次いで親液化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理（O₂プラズマ処理）を行う。続いて、撥液化工程として大気雰囲気中で4フッ化メタンを反応ガスとするプラズマ処理（CF₄プラズマ処理）を行い、プラズマ処理のために加熱されたバンク部122を室温まで冷却することで、親液性及び撥液性

が所定箇所に付与されることとなる。

【0074】

更に、画素電極 111 上及びダミー無機物バンク層 212a 上にそれぞれ、発光層 110 及びダミー発光層 210 をインクジェット法により形成する。発光層 110 並びにダミー発光層 210 は、正孔注入／輸送層材料を含む組成物インクを吐出・乾燥した後に、発光層材料を含む組成物インクを吐出・乾燥することにより形成される。尚、この発光層 110 及びダミー発光層 210 の形成工程以降は、正孔注入／輸送層及び発光層の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気等の不活性ガス雰囲気で行うことが好ましい。

【0075】

次に、図 9 (c) に示すように、バンク部 122、発光層 110、及びダミー発光層 210 を覆う陰極 12 を形成する。陰極 12 は、バンク部 122、発光層 110、及びダミー発光層 210 上に陰極層 12b を形成した後に、陰極層 12b を覆って基板 2 上の陰極用配線 12a に接続される反射層 12c を形成することにより得られる。このように、反射層 12c を陰極用配線 12a に接続させるべく反射層 12c を表示画素部 3 から基板 2 上に延出させることにより、反射層 12c が第 1 層間絶縁層 284 を介して発光用電源配線 103 に対向配置され、反射層 12c (陰極) と発光用電源配線 103 との間に第 1 の静電容量 C_1 が形成される。最後に、基板 2 にエポキシ樹脂等の封止材 13 を塗布し、この封止材 13 を介して基板 2 に封止基板 14 を接合する。このようにして、図 1～図 4 に示すような電気光学装置 1 が得られる。

【0076】

このようにして製造された電気光学装置、CPU (中央処理装置) 等を備えたマザーボード、キーボード、ハードディスク等の電子部品を筐体内に組み込むことで、例えば図 10 に示すノート型のパーソナルコンピュータ 600 (電子機器) が製造される。図 10 は、本発明の一実施形態による電気光学装置を備える電子機器の一例を示す図である。尚、図 10 において 601 は筐体であり、602 は液晶表示装置であり、603 はキーボードである。図 11 は、他の電子機器としての携帯電話機を示す斜視図である。図 11 に示した携帯電話機 700 は、ア

ンテナ 701、受話器 702、送話器 703、液晶表示装置 704、及び操作釦部 705等を備えて構成されている。

【0077】

また、上記実施形態では、電子機器としてノート型コンピュータ及び携帯電話機を例に挙げて説明したが、これらに限らず、液晶プロジェクタ、マルチメディア対応のパーソナルコンピュータ（PC）及びエンジニアリング・ワークステーション（EWS）、ページャ、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置等の電子機器に適用することが可能である。

【0078】

【発明の効果】

以上説明したように、本発明によれば、陰極用配線の総面積を電源配線の面積よりも大として陰極用配線の配線抵抗を小さく設定しているため、電源配線から第1電極を介して発光素子に供給された電流が陰極用配線に流れるときに生ずる電圧降下を小さく抑えることができるという効果がある。この結果として、画像信号の供給が安定化してコントラスト低下等の画像表示の異常を抑えることができるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施形態による電気光学装置の配線構造を模式的に示す図である。

【図2】 本発明の一実施形態による電気光学装置の平面模式図である。

【図3】 図2のA-A'線に沿う断面図である。

【図4】 図2のB-B'線に沿う断面図である。

【図5】 画素電極群領域11aの要部を示す断面図である。

【図6】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【図7】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【図 8】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【図 9】 本発明の一実施形態による電気光学装置の製造方法を説明する工程図である。

【図 10】 本発明の一実施形態による電気光学装置を備える電子機器の一例を示す図である。

【図 11】 他の電子機器としての携帯電話機を示す斜視図である。

【図 12】 従来の電気光学装置の配線構造を示す図である。

【符号の説明】

4 ……実表示領域（有効表示領域）

5 ……ダミー領域

1 2 ……陰極（第 2 電極）

1 2 a ……陰極用配線

1 0 1 ……走査線（制御線）

1 0 2 ……信号線（制御線）

1 0 3, 1 0 3 R, 1 0 3 G, 1 0 3 B ……発光用電源配線

1 1 0, 1 1 0 R, 1 1 0 G, 1 1 0 B ……発光素子

1 1 0 a ……正孔注入／輸送層

1 1 0 ……発光層

1 1 1 ……画素電極（第 1 電極）

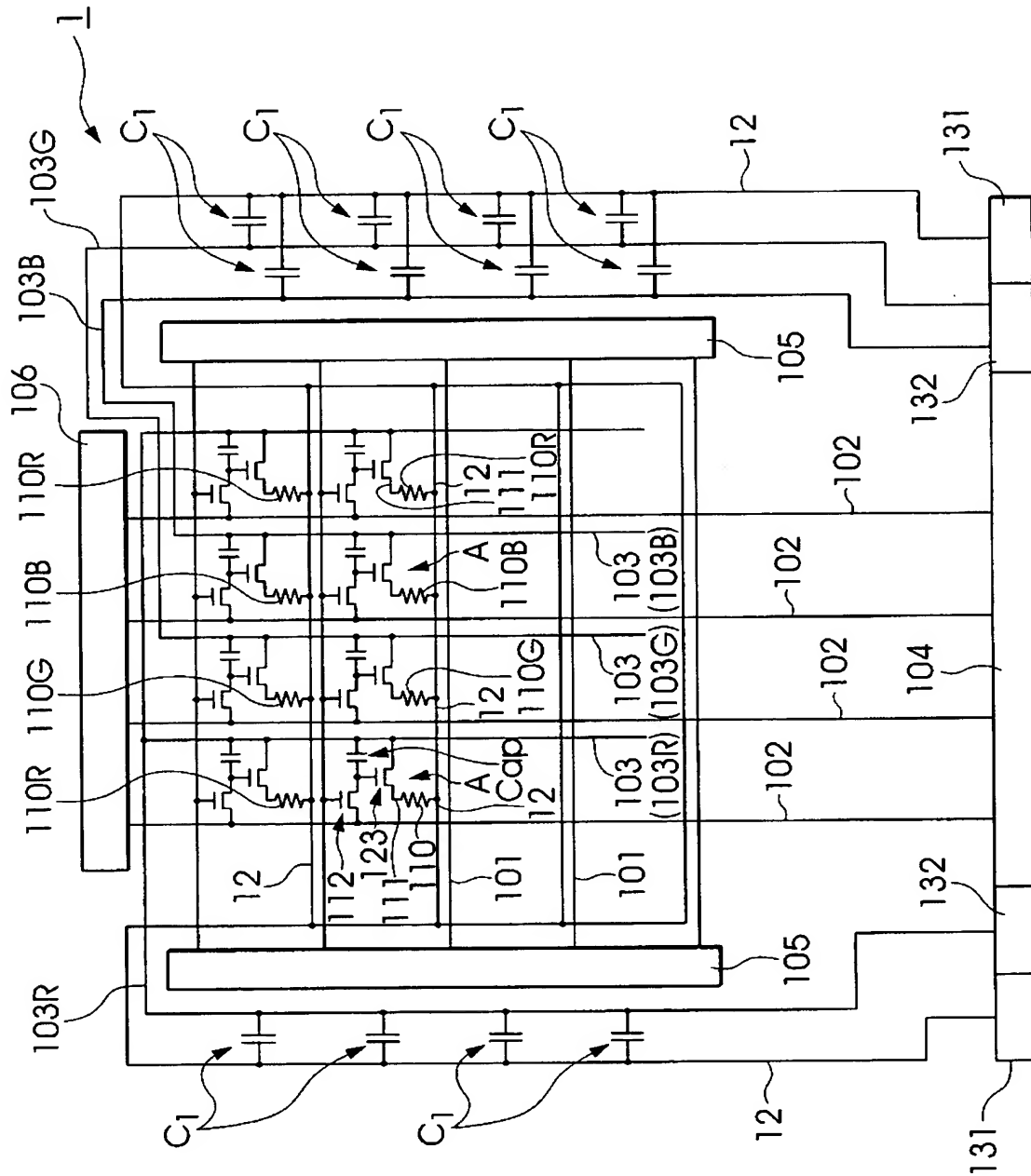
1 1 2 ……スイッチング薄膜トランジスタ（スイッチング素子）

1 2 3 ……カレント薄膜トランジスタ（スイッチング素子）

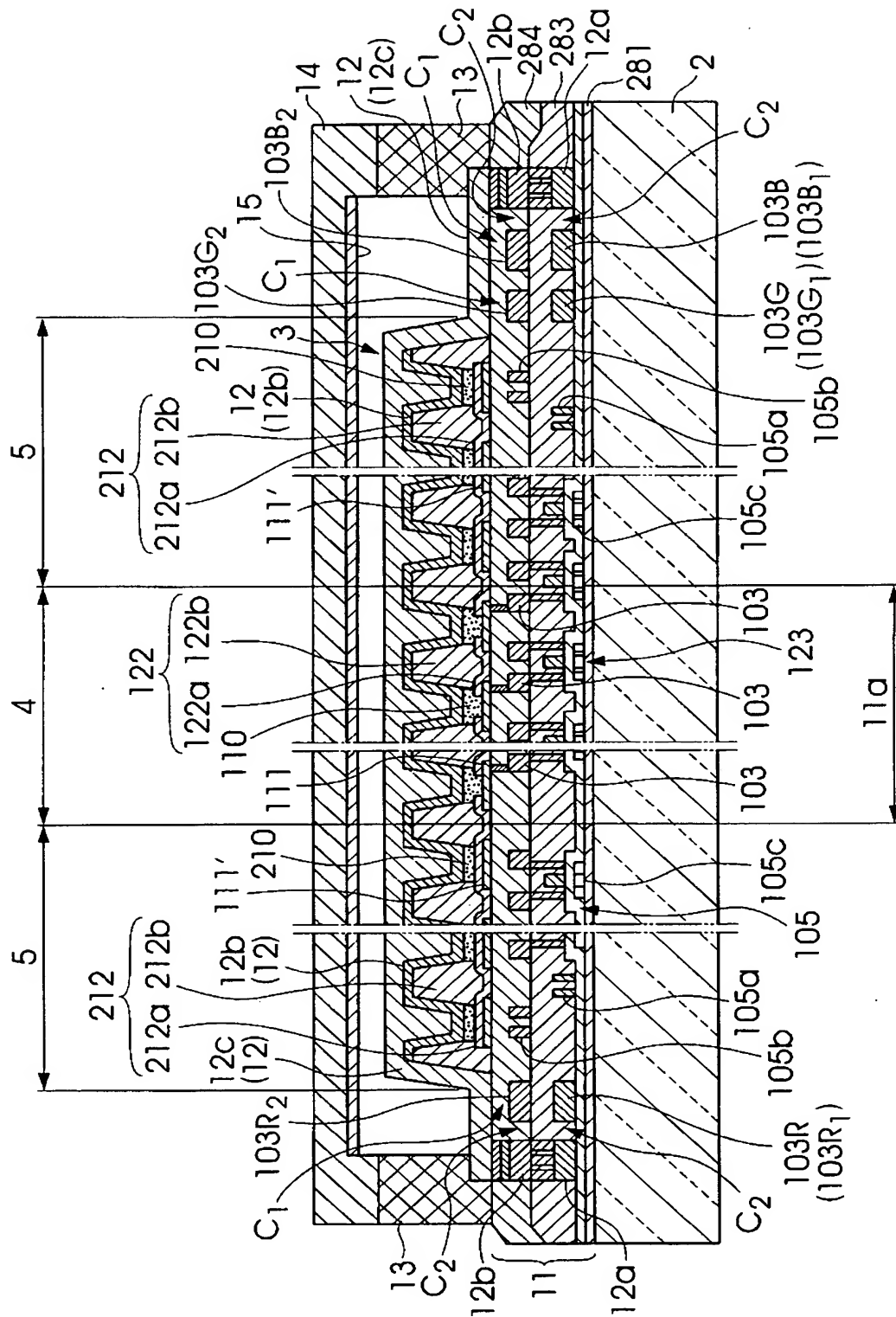
【書類名】

図面

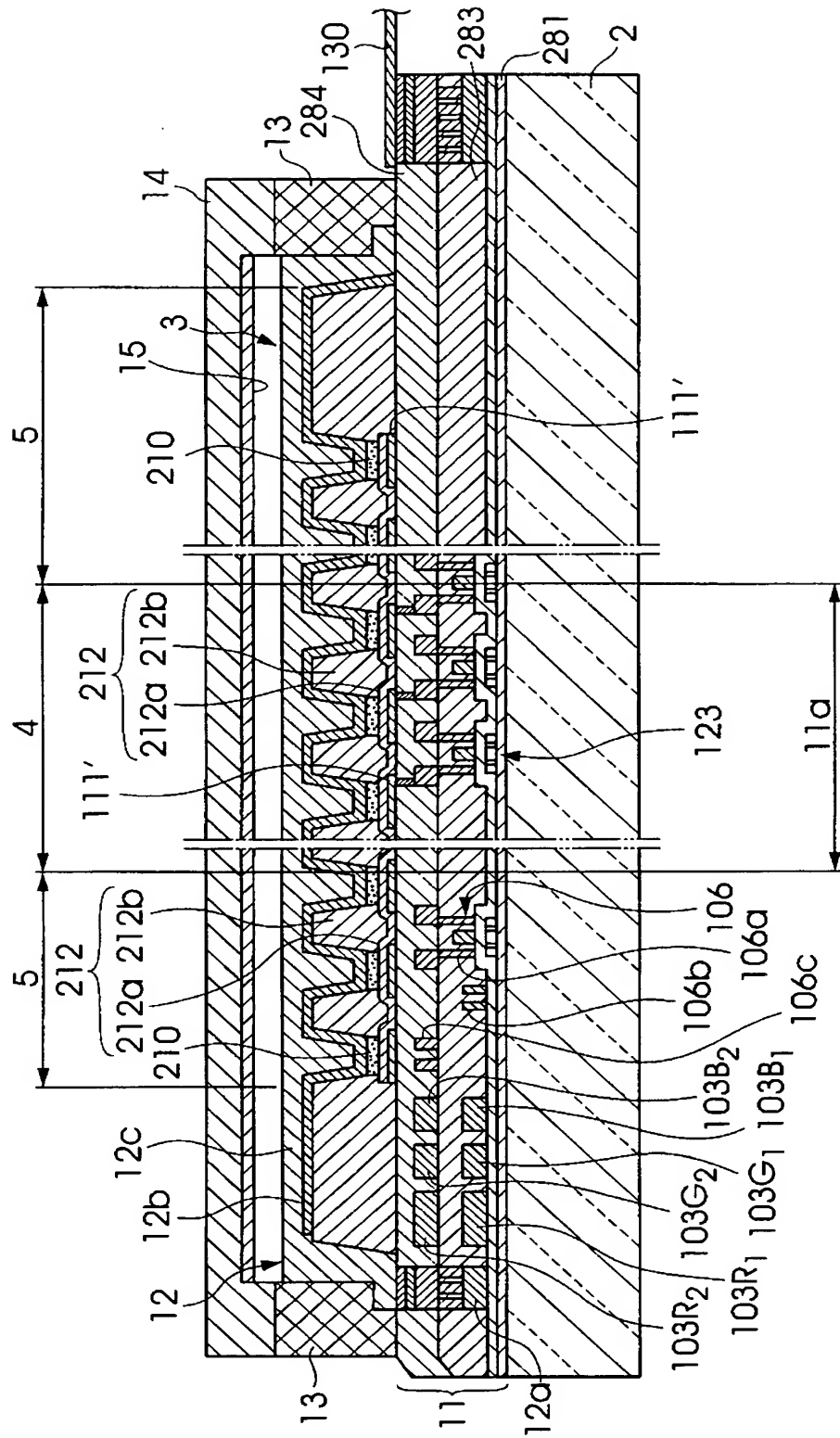
【図 1】



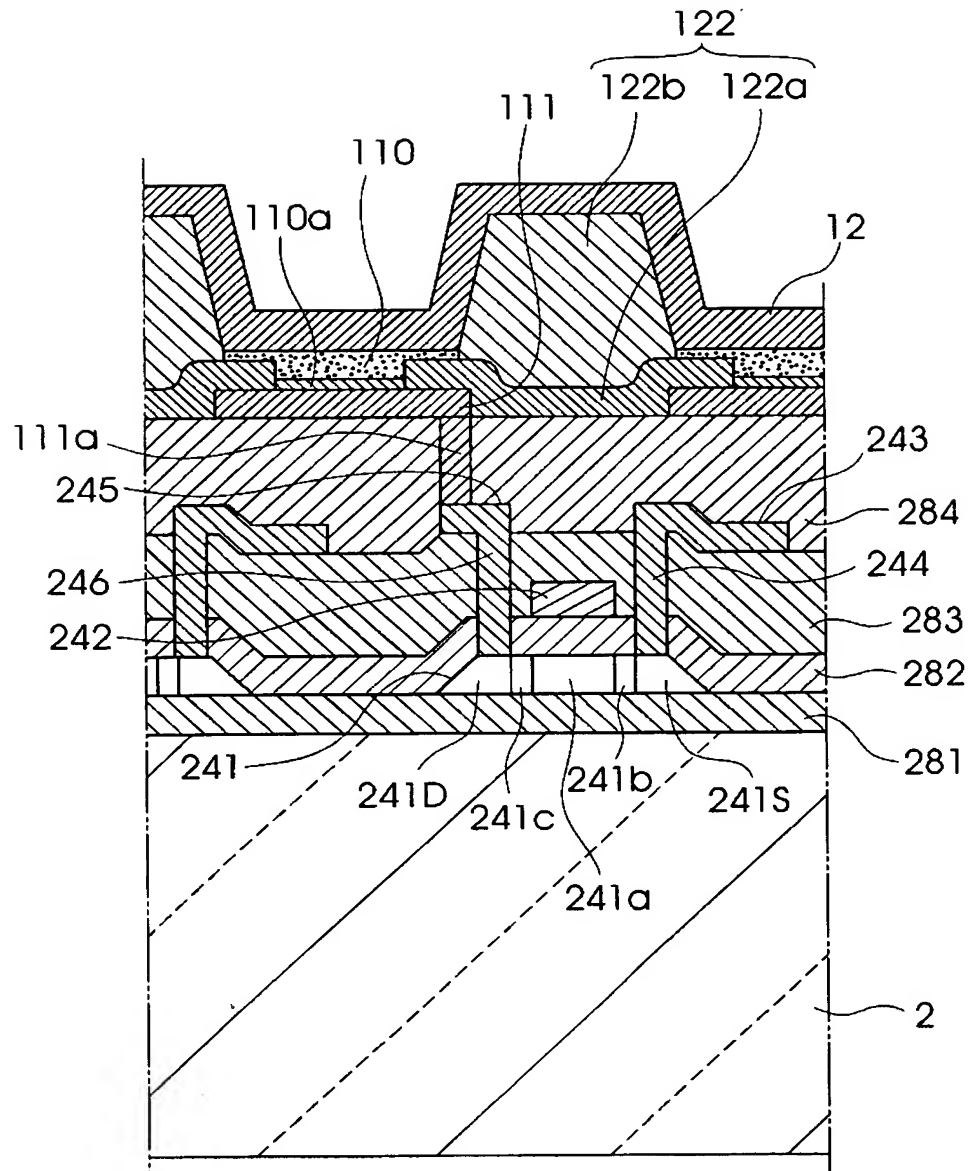
【図 3】



【図 4】

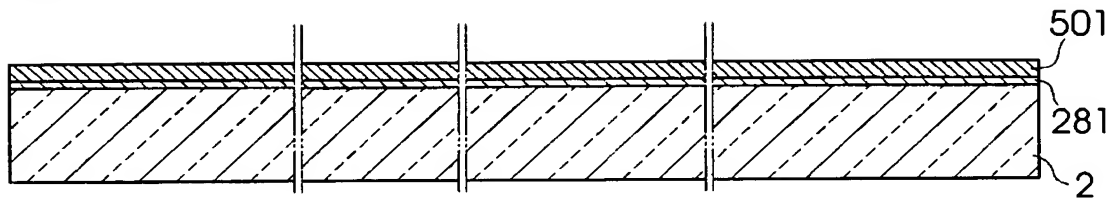


【図 5】

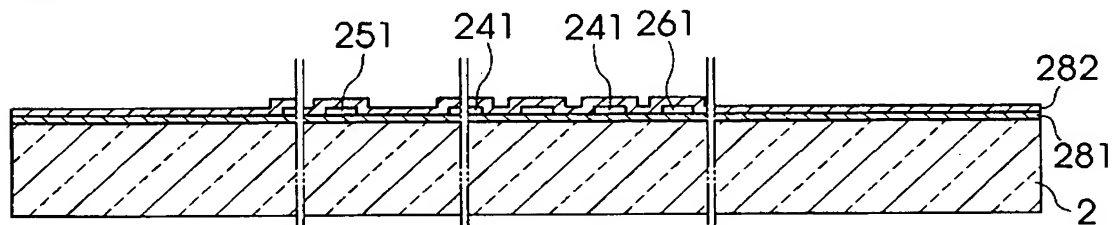


【図 6】

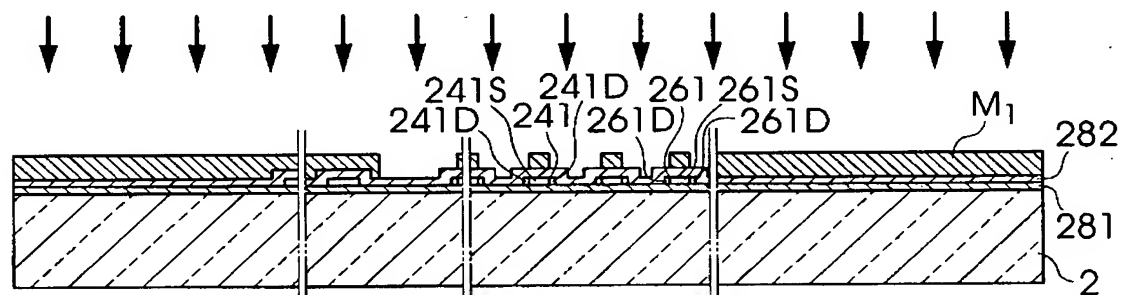
(a)



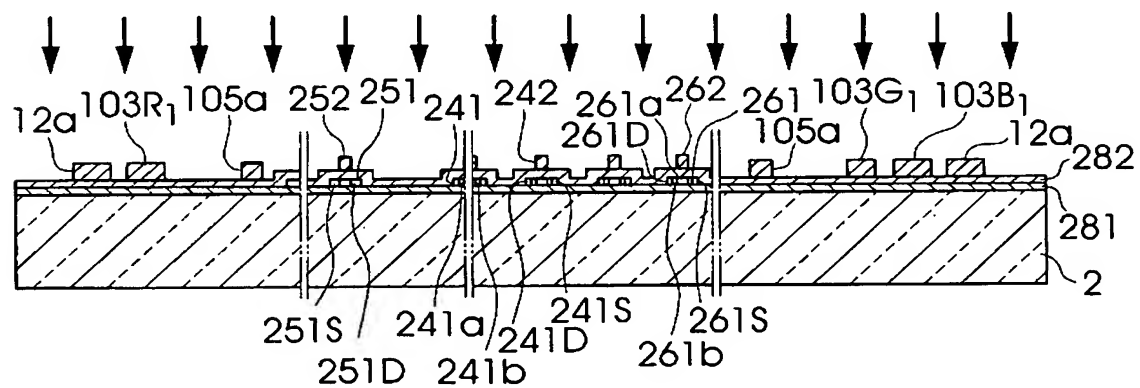
(b)



(c)

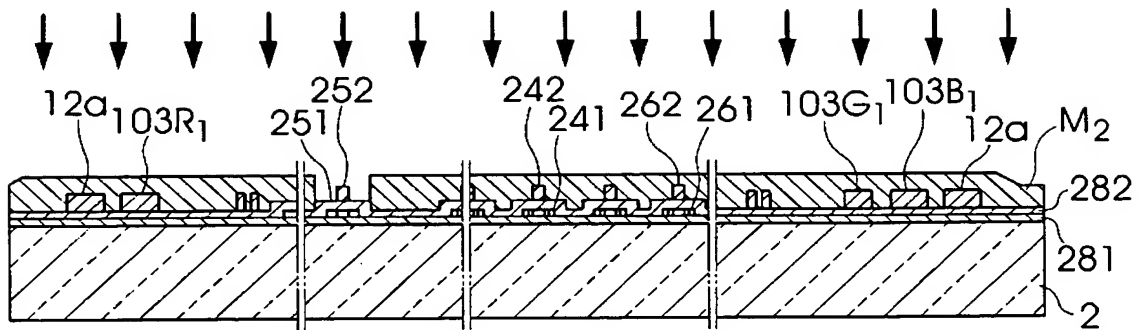


(d)

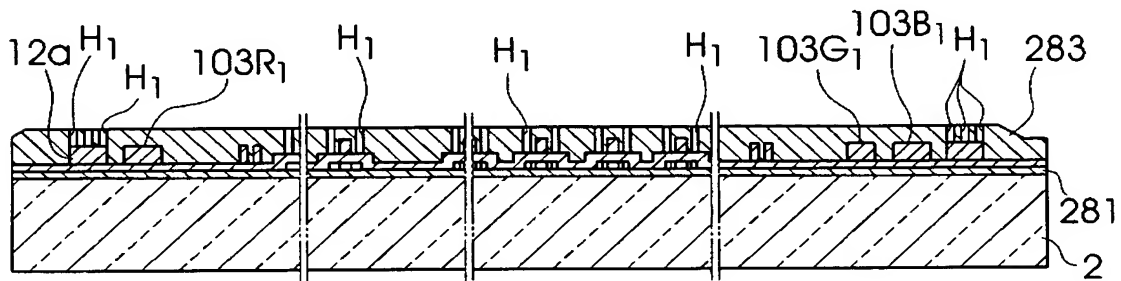


【図 7】

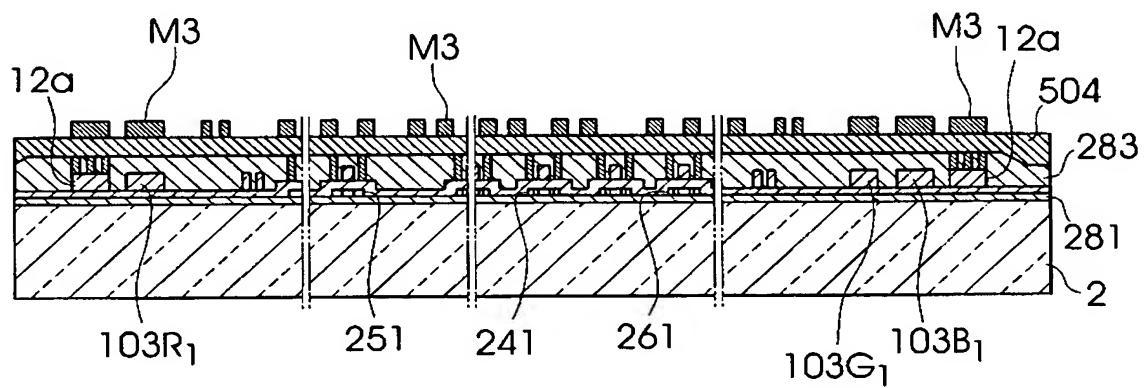
(a)



(b)

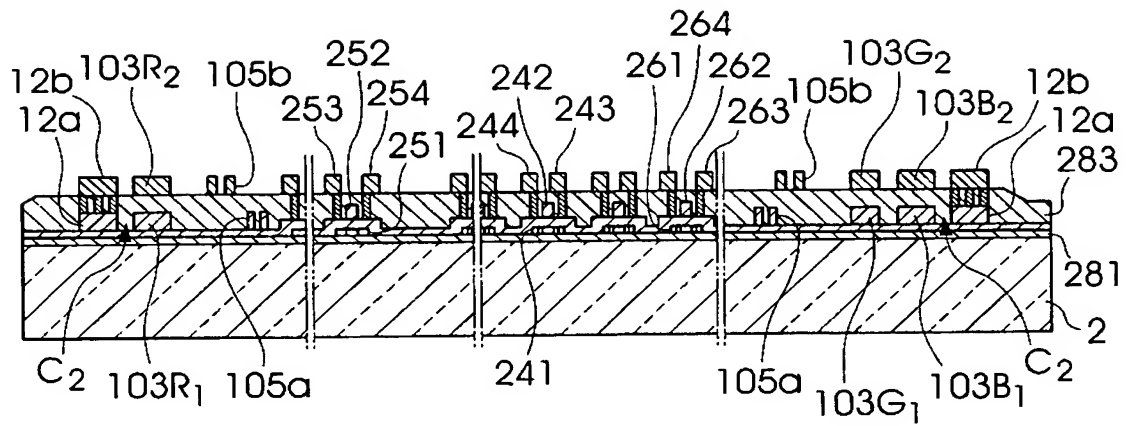


(c)

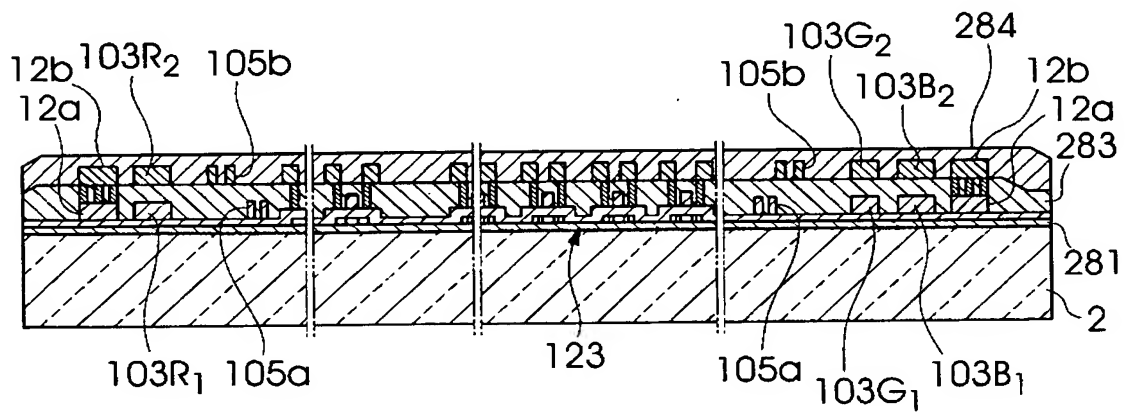


【図 8】

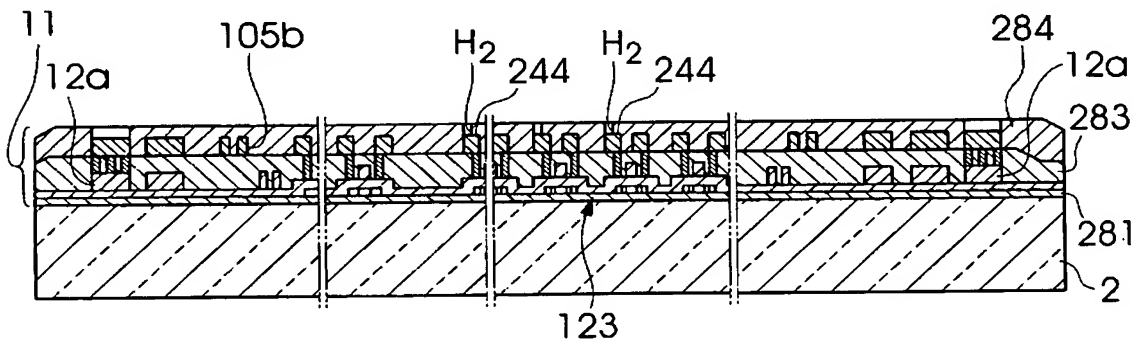
(a)



(b)

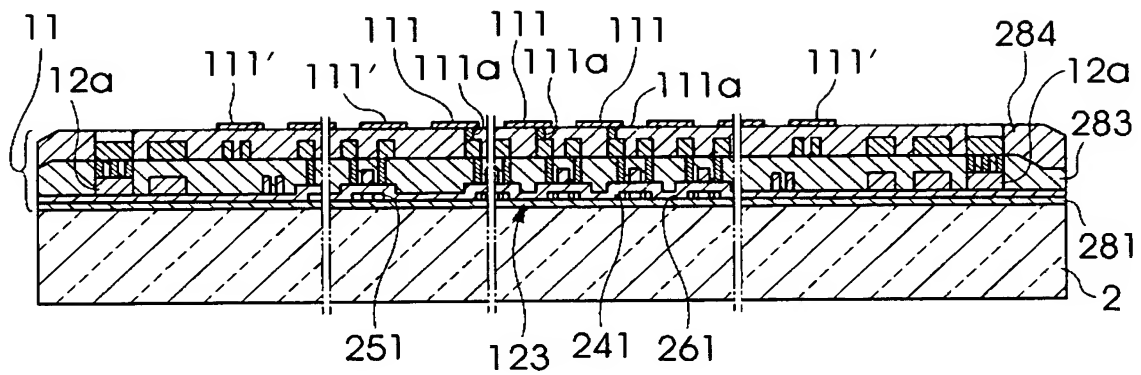


(c)

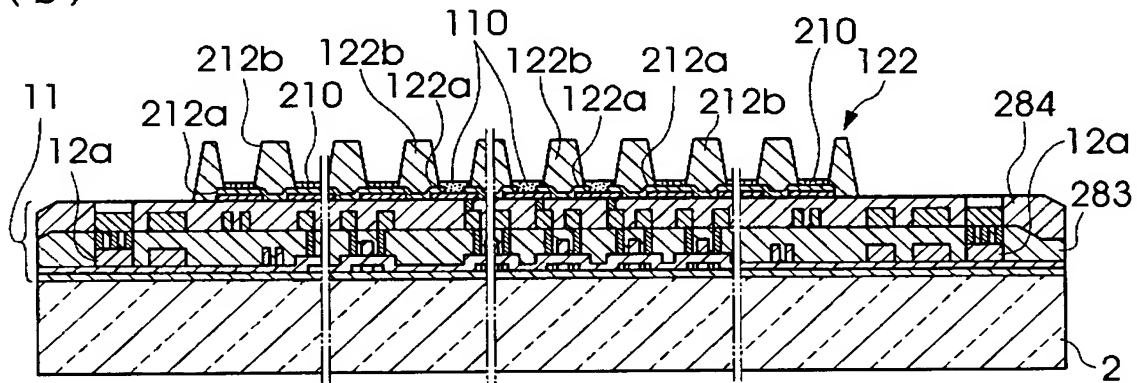


【図 9】

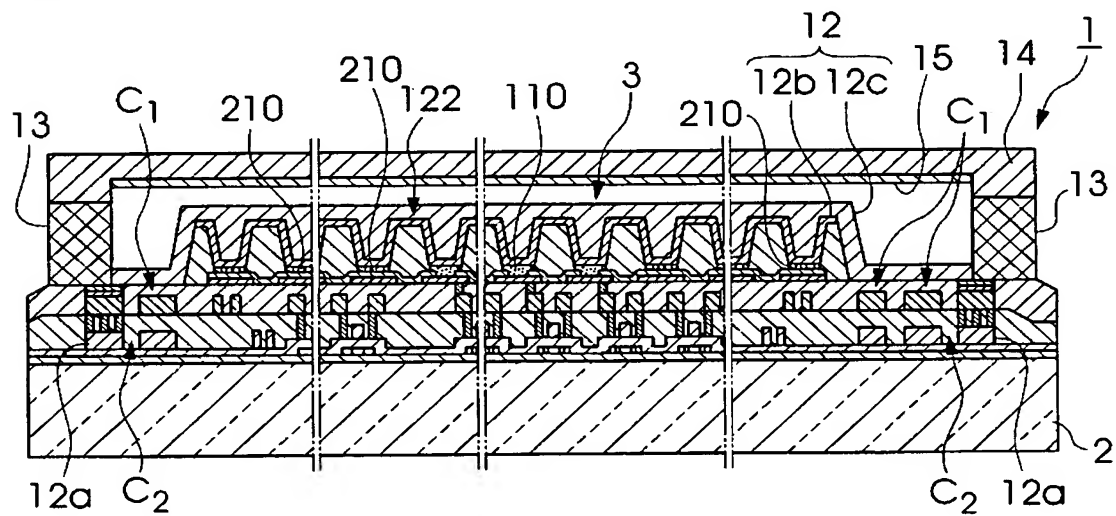
(a)



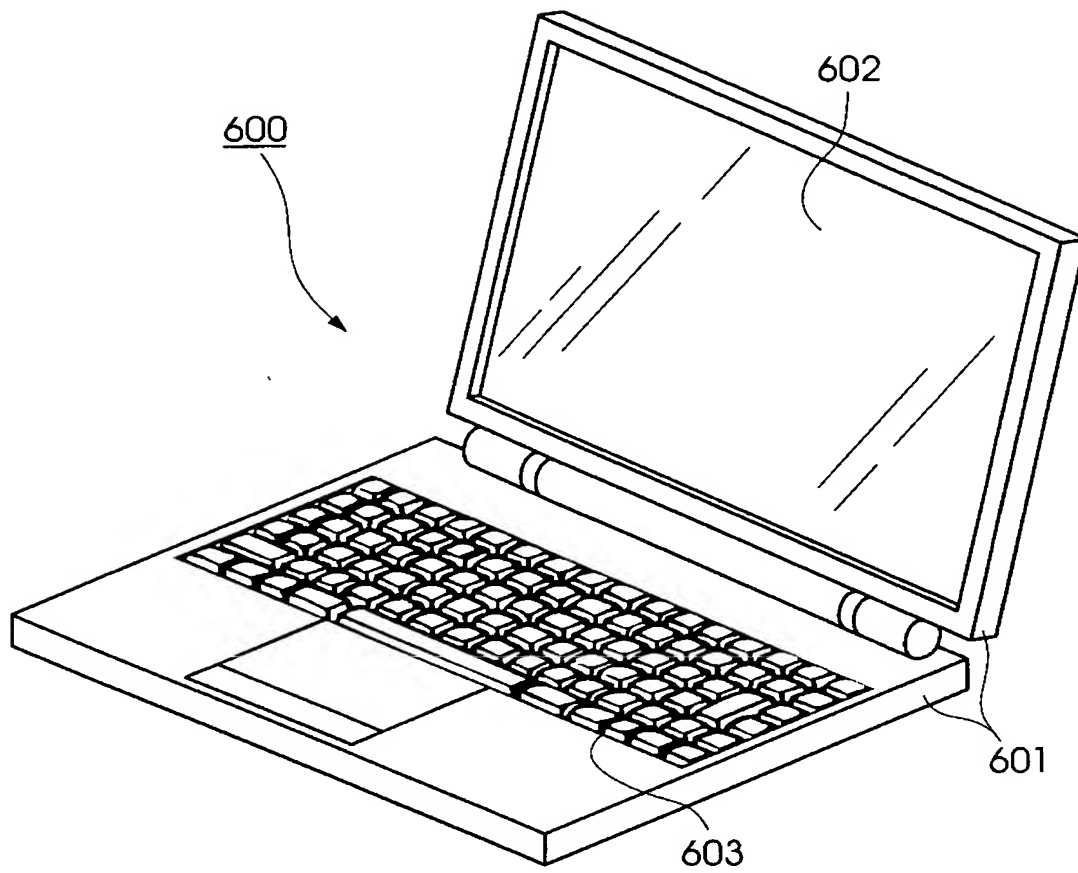
(b)



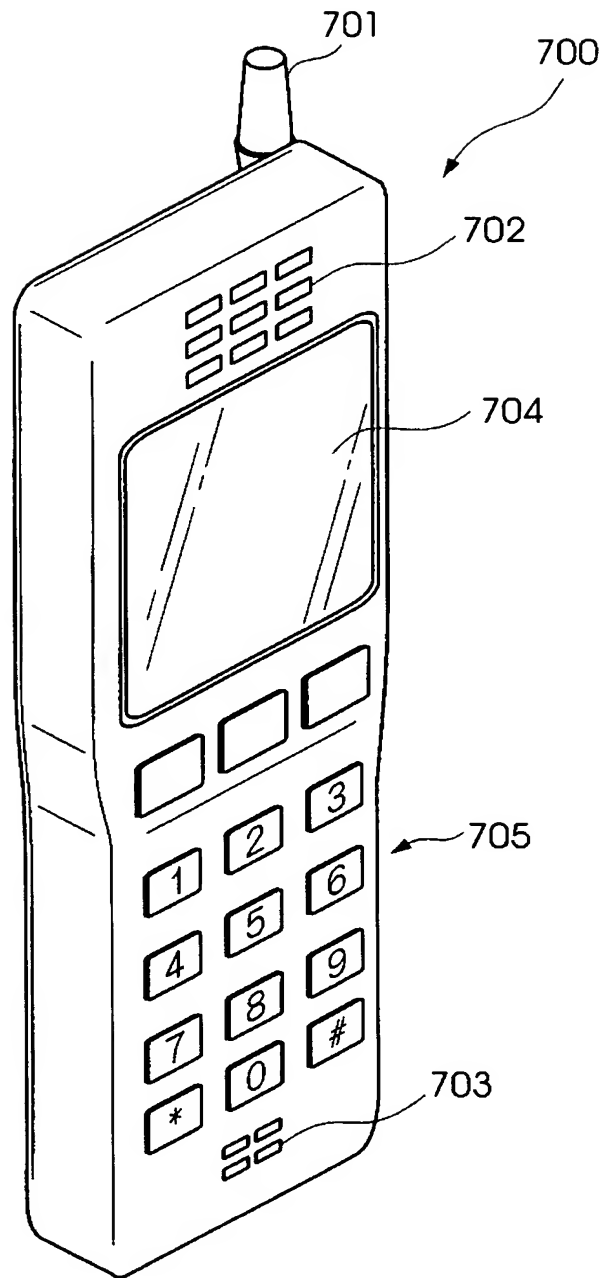
(c)



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 陰極の配線抵抗による電圧降下を低減することにより、画像信号の供給を安定化してコントラスト低下等の画像表示の異常を引き起こすことがない電気光学装置及び、当該電気光学装置を備える電子機器を提供する。

【解決手段】 実表示領域 4 内にマトリックス状に形成された発光素子に電流を供給する発光用電源配線 1 0 3 R, 1 0 3 G, 1 0 3 B と、発光素子と陰極との間に設けられる陰極用配線 1 2 a とが形成されており、陰極用配線 1 2 a の線幅は発光用電源配線 1 0 2 R, 1 0 2 G, 1 0 2 B の各々の線幅よりも幅広に形成されている。

【選択図】 図 2

特願 2 0 0 2 - 2 0 9 8 8 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社